

Un VFO à DDS de 1kHz jusqu'à 150MHz.

Ce que je décris ici est le circuit d'un VFO à DDS qui permet de couvrir la bande de 1 kHz à 150 MHz par pas de 1 Hz, avec une fonction de double VFO et on peut passer de l'un à l'autre en appuyant sur une touche. Le signal à la sortie est sinusoïdal avec un niveau de 1.2 mW sur 50 Ω. La fréquence peut être changée par un vernier, par un clavier ou par un PC.

Tout à commencé un jour d'été 2002, lorsque je surfais sur le site d'Analog Device. Mon attention a été attiré par un chip DDS nommé AD9852 capable de générer des signaux entre 0 Hz et 150 MHz. Wow, je me suis dit ; avec ça on peut faire l'ultime VFO, rêve de tout radioamateur, capable de couvrir toutes les bandes de 137 kHz à 144 MHz. J'ai tout de suite commandé un échantillon (Analog Device envoie gratuitement jusqu'à deux pièces !!!).

Ils existent deux versions de ce chip : l'AD9852AST (qui peut produire des signaux jusqu'à 150 MHz) et l'AD9852ASQ (qui ne monte que jusqu'à 100 MHz). Les deux versions sont compatibles pin-to-pin et fonctionnent avec le circuit ci-dessous.

Le circuit du DDS.

J'ai commencé par faire un circuit imprimé pour le DDS, son alimentation, le filtre passe-bas et un amplificateur séparateur de sortie. Puisque l'AD9852 est un composant SMD en boîtier LQFP, un circuit imprimé s'imposait pour souder ses 80 pattes au pas de 0.65 mm.

Ce circuit reçoit son alimentation par le connecteur CN2 qui sert aussi à la communication avec la CPU (dont on discutera par la suite). La dite communication se fait à travers sept fils ; les ponts diviseurs R3/R4, R13/R19, R15/R20, R16/R21, R17/R22, R18/R23 ainsi que T1/R8/R10 servent à adapter les tensions entre le 5 V de la CPU et le 3.3 V du DDS.

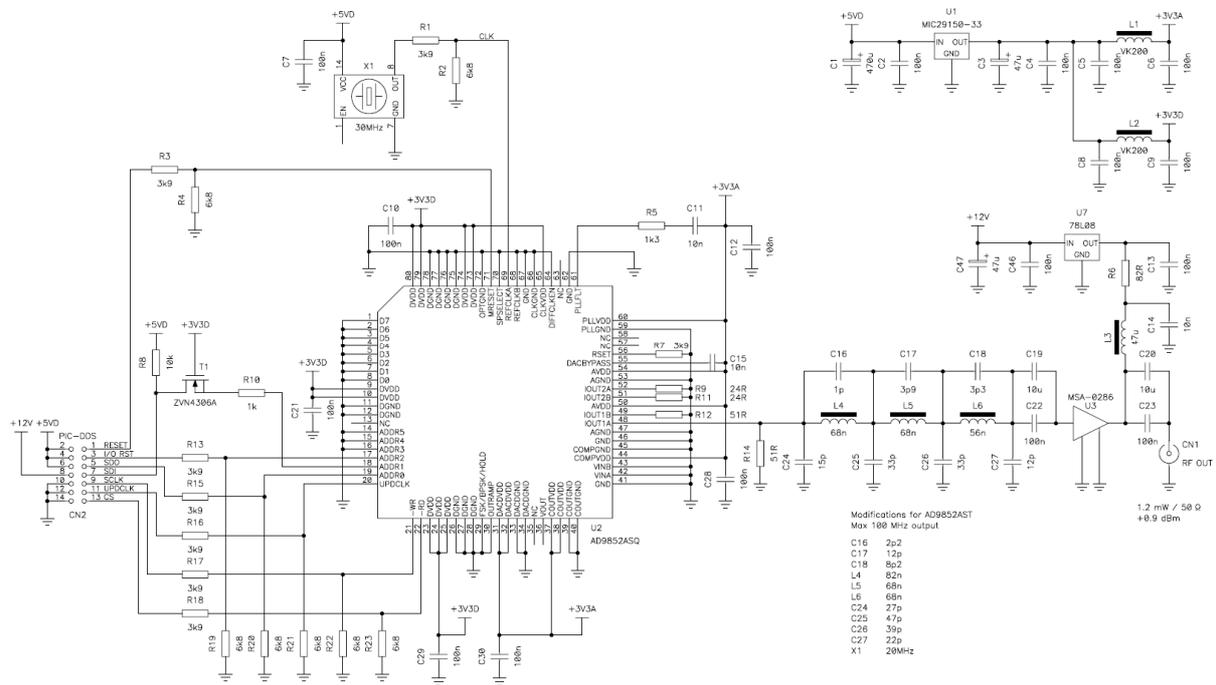
La fréquence de clock est générée par un module oscillateur à 30 MHz récupérée d'un vieux PC. Avec sa PLL interne l'AD9852ASQ va multiplier cette fréquence par 10 pour tourner à 300 MHz ce qui lui permet de générer de signaux jusqu'à 150 MHz. R5/C11 composent le filtre de cette PLL et leur valeur est critique. La précision de la fréquence générée dépend strictement de la précision de l'oscillateur utilisé : il serait donc plus judicieux d'utiliser un TCXO, à condition d'avoir la chance d'en avoir un.

Le signal de sortie est disponible sur la pin 48 tel qu'il sort du convertisseur ADC ; pour obtenir une belle sinusoïde un filtre passe-bas s'impose. Ici j'ai opté pour un filtre elliptique à 7 pôles dont la fréquence de coupure est de 160 MHz. En théorie l'atténuation de ce filtre atteint les 75 dB à 250 MHz, mais pour obtenir un filtre aussi bon il faut bien blinder les inductances et utiliser de composants de très bonne qualité. Les valeurs sont critiques, mais on le trouve chez Conrad en boîtier SMD 0805. Il faut encore préciser qu'en s'approchant de 150 MHz on commence à avoir la fréquence image qui traverse le filtre et le signal n'est plus vraiment ni sinusoïdal ni spectralement pur : il vaut mieux se limiter aux bandes HF et à celle des 6 m ; pour la bande des 2 m, un DDS plus performant serait indiqué, bien que ça vaut toujours la peine d'essayer...

Après le filtre j'ai encore rajouté un MMIC pour amplifier de 10 dB le signal et faire office de martyr en cas de « connerie » à la sortie (un MMIC à quatre pattes est plus simple à remplacer qu'un DDS à 80...). Mon choix est tombé sur le MSA-0286 produit par Avago, mais

n'importe quel autre MMIC fait l'affaire, moyennant des petites retouches à son réseau de polarisation R6/L3/C13/C14. Les deux condensateurs céramiques de 10 μF C19/C20 (fabriqués par Murata en boîtier SMD 1206) permettent de coupler en AC des signaux aussi lents que 300 Hz. Le niveau à la sortie est d'environ 1.2 mW sur 50 Ω , soit +0.9 dBm.

Pour générer la tension de 3.3 V nécessaire au DDS j'ai choisi un régulateur linéaire (U1), aussi récupéré d'un vieux PC. Attention car ces régulateurs ont parfois le même brochage qu'un normal 7805, mais parfois pas : il faut bien vérifier le datasheet avant de le souder. Le choix d'un régulateur linéaire se justifie pour garder le bruit sur l'alimentation le plus faible possible. Ce régulateur mérite bien un petit dissipateur. L'alimentation est ensuite séparée en deux par les deux filtres C5/L1/C6 et C8/L2/C9 pour alimenter indépendamment la partie numérique et analogique du DDS. Aussi pour de raisons de bruit, l'amplificateur de sortie est alimenté à travers un 78L08. Comme la sortie est à large bande, tout le bruit sur l'alimentation se retrouve en sortie.

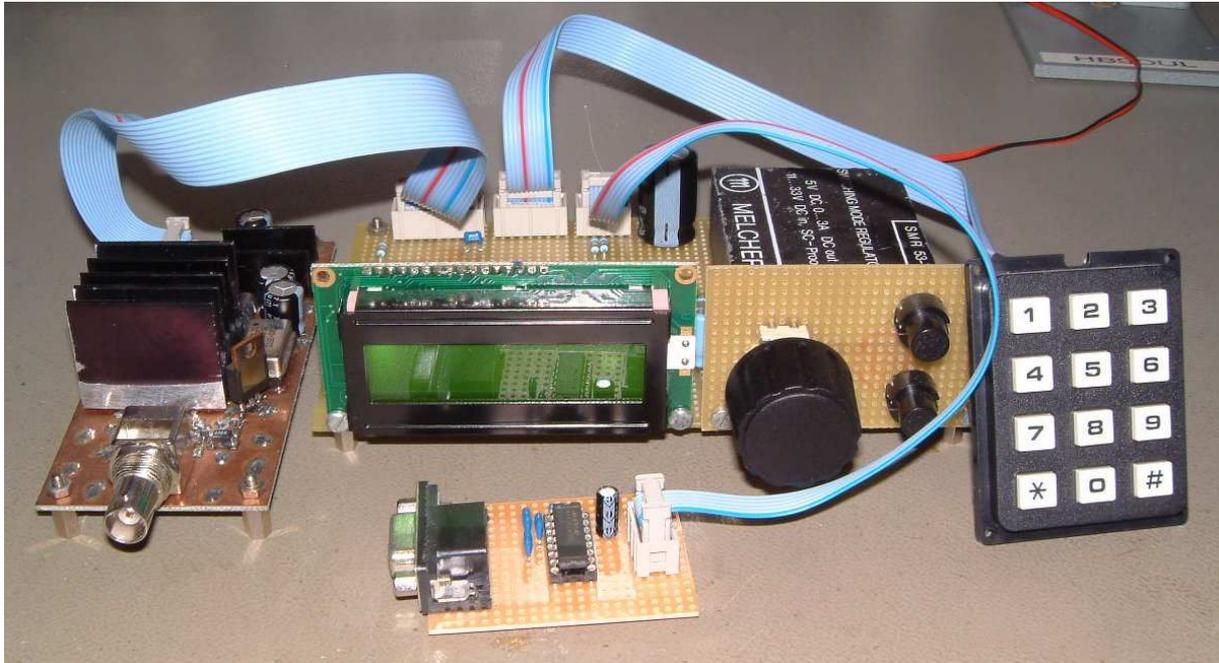


Le circuit imprimé est à double face à trous non métallisés (fait maison) avec des grands plans de masse des deux cotés et beaucoup de via entre eux réalisés avec des bouts de fil soudés des deux cotés.

Pour utiliser un AD9852AST à la place d'un AD9852ASQ, il suffit d'utiliser un oscillateur à 20 MHz pour X1, de remplacer les composants du filtre passe-bas comme indiqué sur le schéma et d'utiliser un programme légèrement modifié dans la CPU.

DDS (presque 1 A) un convertisseur à découpage s'imposait (U5). Les connecteurs CN3 et CN6 permettent de connecter un clavier et un PC.

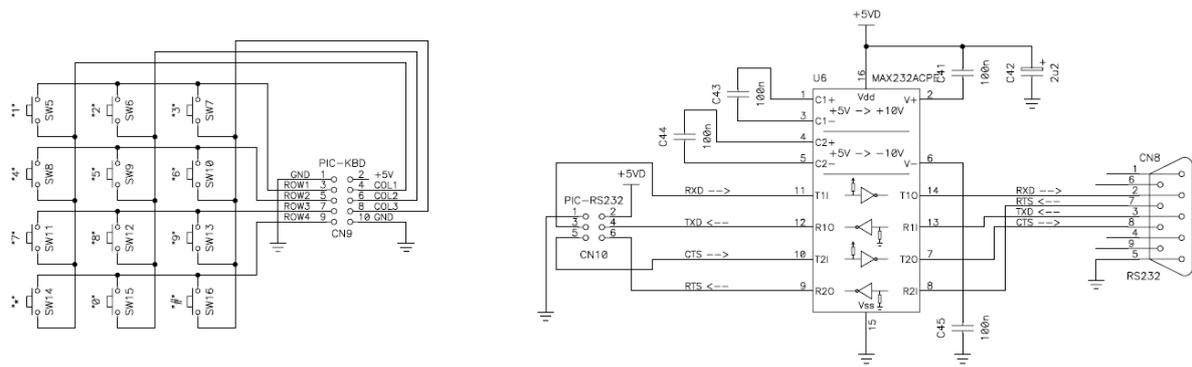
Pour ce circuit la paresse m'a pris et je n'ai pas fait de circuit imprimé. Ce n'est pas nécessaire, car il n'y a que des signaux numériques relativement lents et pas de composants SMD. J'ai donc utilisé une plaque à trous et j'ai fait toutes les connexions avec des fils isolés ; ce n'est pas très joli, mais ça marche bien et on ne perd pas trop de temps.



Les interfaces.

Bien que le circuit du DDS et celui de la CPU sont suffisant pour utiliser le VFO, j'avais envie de pouvoir entrer une fréquence aussi par un clavier numérique car je le trouve bien pratique pour changer de bande. J'ai donc récupéré un clavier à matrice avec les chiffres de « 0 » à « 9 » ainsi que « * » et « # ». « * » fonctionne comme virgule (ou plutôt comme « MHz ») et « # » comme « enter ». Bien sur, au lieu du clavier, on peut aussi utiliser 12 boutons poussoirs.

Ensuite je voulais aussi pouvoir piloter ce VFO avec un PC, par exemple pour un récepteur DRM ou SDR. Sur le connecteur CN3 j'ai donc connecté un MAX232 (U6) qui permet la communication à travers d'un port série. Pour ne pas alourdir cette description, je fournirai le protocole de communication aux intéressés.



La réalisation.

Je crois que les photos valent mieux que des mots, mais en gros la plus grosse difficulté (après avoir fait le circuit imprimé et soudé tous les via) est le montage de l'AD9852. Il faut un fer à souder avec une panne très fine et de la soudure très fine aussi ($\varnothing 0.3$ mm, par exemple). Le mieux est de le souder sous un microscope car à l'œil nu c'est un peu petit (mais on y arrive). La tresse à dessouder est très utile pour enlever la soudure en excès (il n'y a que 0.3 mm entre les pattes). Le montage des autres composants SMD ne pose aucun problème avec une bonne pince brucelle et un peu de patience.

L'AD9852 consomme jusqu'à 930 mA à 3.3 V : il faut absolument prévoir un dissipateur pour ne pas le griller après quelque seconde. Je n'ai pas trouvé de dissipateur déjà disponible dans le commerce, il faut donc en découper un et le visser en contact avec le DDS avec un peu de pâte thermique pour ne pas devoir serrer trop fort.

Si ce VFO à DDS vous intéresse et l'idée de souder des SMD ne vous effraye pas, je mets volontiers à disposition les dessins du circuit imprimé, ainsi que le programme pour le PIC : il ne vous reste plus qu'à prendre le fer à souder...

HB9DUL